ДИАГНОСТИКА ВИНЧЕСТЕРОВ WESTERN DIGITAL CAVIAR

Абрам Крученый

Читатели часто обращаются с вопросами по ремонту электроники жестких дисков, в частности по накопителям Caviar фирмы Western Digital. Статья поможет Вам разобраться с такой неисправностью, как отказ шпиндельного двигателя.

ВВЕДЕНИЕ

Схемотехника накопителей WD не отличается большим разнообразием, более того, схема управления шпиндельным двигателем практически не изменилась с начала производства моделей Caviar и до появления магнитно-резистивных головок, которые используются в последних моделях WD (семейства WDAC34000, WDAC35100, WDAC36400, WDAC310100). У всех этих HDD плата электроники не прямоугольная, а с большим вырезом – «косая».

Приведенная на рисунке принципиальная схема принадлежит семействам WDAC32500 и WDAC33100 с учетом всех номиналов и порядковых номеров элементов. Она может использоваться и для ремонта семейств WDAC2340, WDAC2420, WDAC2540, WDAC2700, WDAC2850, WDAC33100, WDAC31200, WDAC21200 и WDAC31600, но порядковые номера и номиналы некоторых элементов могут не соответствовать приведенным на схеме.

ДИАГНОСТИКА НЕИСПРАВНОСТИ

Если при включении питания накопителя шпиндельный двигатель не запускается, необходимо первым делом убедиться в исправности гермоблока, подключив к нему исправную плату электроники. Если такой возможности нет, то проверьте сопротивление обмоток (фаз) шпиндельного двигателя относительно среднего вывода, должно быть примерно 2 Ом. Часто отказ шпиндельного двигателя происходит из-за прилипания магнитных головок к дискам.

Для поиска неисправности на плате необходимо снять ее с гермоблока, подключить к тестеру PC-3000AT и к внешнему блоку питания, расположив на рабочем столе элементами вверх. Для работы потребуется осциллограф с полосой до 50 МГц.

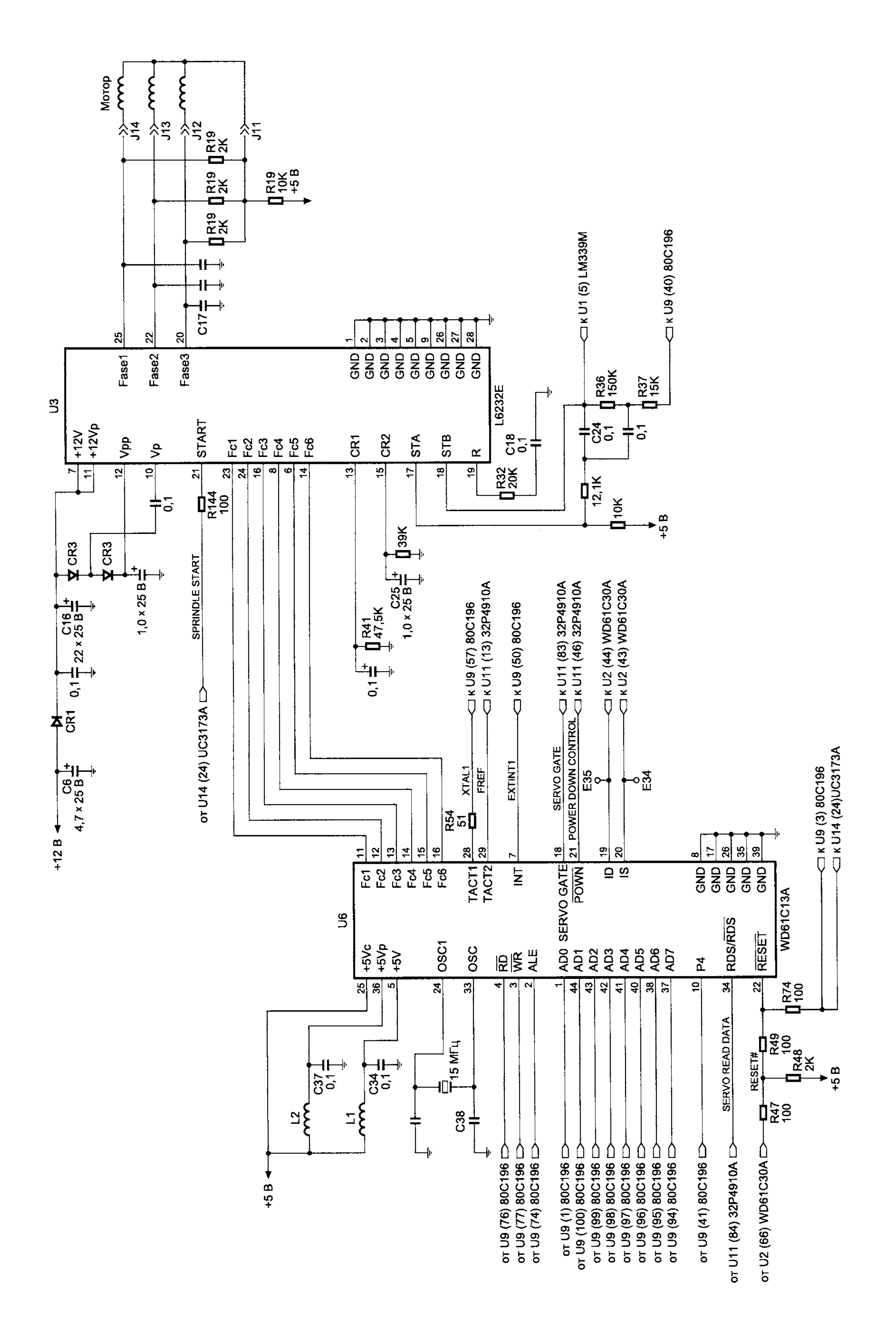
Первое, что необходимо сделать, это включить питание и проверить питающие напряжения +5В, +12 В на выводах микросхем U3 и U6, проверить возбуждение кварцевого резонатора на выводах 24 и 33 микросхемы U6, проверить наличие тактовых импульсов, подаваемых на вывод 57 микропроцессора U9 и вывод 13 микросхемы канал чтения U11. Далее необходимо убедиться в отсутствии сигнала RESET# (активный уровень – «лог. О»).

Если все эти напряжения в норме, то управляющий микропроцессор запускается и производит процедуру инициализации, при которой программируются все микросхемы, находящиеся на внутренней шине данных. при исправном микропроцессоре и интерфейсном контроллере плата электроники выходит на готовность, и без ошибок должны проходить «Тест буферного ОЗУ» и «Тест самодиагностики» тестера PC-3000AT. при первом запуске программы PC-3000AT появится надпись о том, что накопитель не вышел на готовность в течение 15 с, после чего нужно параметры накопителя ввести из базы или вручную. Необходимо также правильно установить перемычки Master/Slave накопителя: он должен быть в режиме Single. Проверить работоспособность микропроцессора можно косвенно по наличию импульсов управления: ALE, RD# , WR# и др. на шине данных.

Для проверки схемы управления шпиндельным двигателем установите скорость развертки осциллографа 10 мс/дел., чувствительность 2 В/дел., желательно использовать делитель 1:10. После включения питания проверьте наличие импульсов пуска двигателя амплитудой 11…12 В по тем фазам на контактах J14, J13, J12. Схема управления пытается запустить двигатель в течение 1…2 мин., далее необходимо выключить/включить питание или подать команду СБРОС тестером PC-3000AT. Если по какой-нибудь из фаз напряжение меньше 10 В, то неисправна U3. При такой неисправности шпиндельный двигатель, скорее всего, раскручивается, но не может набрать номинальные обороты, и, как следствие, магнитные головки не распарковываются. Контролировать скорость вращения шпиндельного двигателя можно по импульсам ИНДЕКС на контрольной точке E35 при установленной на гермоблок плате. Период следования импульсов ИНДЕКС составляет примерно 12 мс, их длительность около 140 нс. Управляется U3 сигналом START от синхроконтроллера U6. Для запуска шпиндельного двигателя START=1, для останова START=0.

Распределением фаз занимается U6 с помощью сигналов с выводов Fc1…Fc6, уровень сигналов управления соответствует TTL. Обратная связь по скорости вращения осуществляется с микросхемы канала чтения U11 (32P4910A) по линии чтения серводанных (SERVO READ DATA). В свою очередь синхроконтроллер U6 формирует сигнал поиска сервометки (SERVO GATE) для U11.

Подробно с работой микросхем управляющего микропроцессора и канала чтения данных можно ознакомиться на сайтах фирм Intel (www.intel.com) и Silicon Systems Incorporation (www.ssi.com).



Фрагмент принципиальной схемы накопителя Western Digital Caviar